

[54] Title of the Device: Multi-Output Voltage Conversion Circuit

[11] Unexamined Japanese Utility Model Publication No: S62-29784

[43] Date of Publication of Application: February 23, 1987

[21] Japanese Utility Model Application No. S60-120748

5 [22] Date of Filing: August 6, 1985

[72] Deviser: M. Furuta

[71] Applicant: Fuji Electric

[51] Int. Cl.⁴: H02M 1/088 3/155

10 [CLAIM 1]

A multi-output voltage conversion circuit for generating a plurality of independently-controlled output voltages comprising:

an oscillation circuit set for each of the output voltages including;

15 an open-close circuit for connecting/disconnecting a path between main circuits; and

a control circuit for controlling the open-close circuit according to an on/off duty determined by a value of the output voltage; and

20 a synchronization circuit for detecting one of ON-action and OFF-action operated in one of the oscillation circuits and generating a pulse signal synchronized with the detected action of the oscillation circuit,

wherein the pulse signal generated by the oscillation circuit is
25 synchronized with one of ON-action and OFF-action operated in another oscillation circuit, and the control circuit in another oscillation circuit controls the other of ON-action and OFF-action therein.

BEST AVAILABLE COPY

⑫ 公開実用新案公報 (U)

昭62-29784

⑤ Int. Cl.

H 02 M 1/088
3/155

識別記号

庁内整理番号

7154-5H
7829-5H

⑬ 公開 昭和62年(1987)2月23日

審査請求 未請求 (全3頁)

⑭ 考案の名称 複数出力電圧変成回路

⑮ 実 願 昭60-120748

⑯ 出 願 昭60(1985)8月6日

⑰ 考 案 者 古 田 政 美 川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑱ 出 願 人 富 士 電 機 株 式 有 限 公 司 川崎市川崎区田辺新田1番1号

⑲ 代 理 人 弁 理 士 山 口 巖

⑳ 実用新案登録請求の範囲

- (1) 複数の互いに独立して制御される出力電圧を発する電圧変成回路であつて、該独立出力ごとに設けられた発振回路を備え、該発振回路のそれぞれが主回路を開閉する開閉回路要素と該要素を出力電圧の値に応じたオンオフ比で開閉制御する制御回路とを備えるものにおいて、前記複数個の発振回路中の特定の発振回路のオン動作およびオフ動作のいずれかを検出してそれに同期された短パルス状の同期化パルスを発する同期化回路を少なくとも1個設け、他の発振回路のオン動作およびオフ動作の内一方の動作を該同期化パルスに同期させ、他方の動作を該他の発振回路の制御回路によつてそれぞれ制御するようにしたことを特徴とする複数出力電圧変成回路。
- (2) 実用新案登録請求の範囲第1項記載の回路において、発振回路が自励式の発振回路であることを特徴とする複数出力電圧変成回路。
- (3) 実用新案登録請求の範囲第1項記載の回路において、同期化回路が特定の発振回路から他の発振回路に向けてのみ同期化パルスを発する一方向性の同期化回路であることを特徴とする複数出力電圧変成回路。
- (4) 実用新案登録請求の範囲第1項記載の回路において、特定の発振回路が複数個の発振回路中の単一の発振回路であり、他のすべての発振回路が同期化回路を介して該単一の発振回路に同期化されることを特徴とする複数出力電圧変成回路。
- (5) 実用新案登録請求の範囲第4項記載の回路に

おいて、同期化回路が1個であることを特徴とする複数出力電圧変成回路。

- (6) 実用新案登録請求の範囲第4項記載の回路において、単一の発振回路のオン動作期間とオフ動作期間とを併せた動作周期が他の発振回路の固有動作周期よりも短か目に選ばれたことを特徴とする複数出力電圧変成回路。
- (7) 実用新案登録請求の範囲第4項記載の回路において、単一の発振回路の動作上のオンオフ比が他の発振回路のオンオフ比よりも長目に選ばれたことを特徴とする複数出力電圧変成回路。
- (8) 実用新案登録請求の範囲第7項記載の回路において、単一の発振回路の出力電圧が他の発振回路の出力電圧よりも高目に選ばれたことを特徴とする複数出力電圧変成回路。
- (9) 実用新案登録請求の範囲第1項記載の回路において、発振回路のオン動作期間とオフ動作期間とを併せた動作周期がすべての発振回路について同一であることを特徴とする複数出力電圧変成回路。
- (10) 実用新案登録請求の範囲第1項記載の回路において、制御回路が発振回路の出力電圧の実際値とその基準値とを比較する比較回路を含み、同期化回路が特定の発振回路中の該比較回路の出力側からオンオフのいずれかの動作を検出し、その同期化パルスが他の発振回路中の比較回路の入力側に与えられて該他の発振回路が一方の動作状態に強制されるようにしたことを特徴とする複数出力電圧変成回路。
- (11) 実用新案登録請求の範囲第1項記載の回路において、同期化回路が微分動作回路であること

を特徴とする複数出力電圧変成回路。

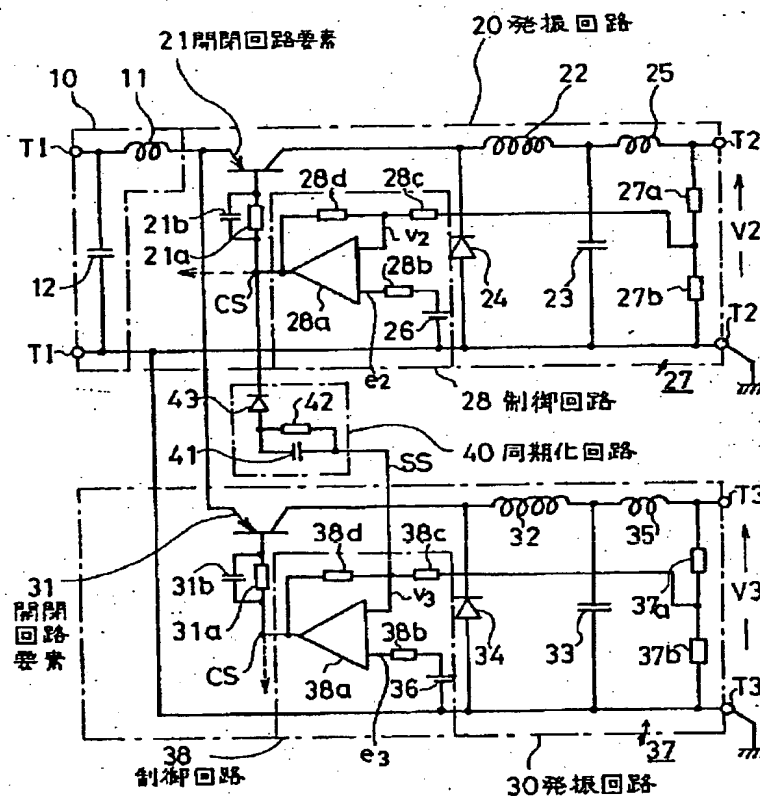
(12) 実用新案登録請求の範囲第1項記載の回路において、同期化回路がワンショット回路で構成されたことを特徴とする複数出力電圧変成回路。

図面の簡単な説明

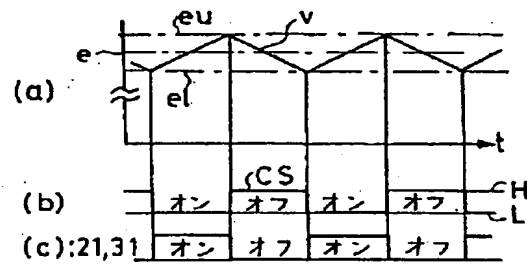
図はすべて本考案に関するもので、第1図は本考案による複数出力電圧変成回路実施例の回路図、第2図は発振回路の制御動作を説明する波形図、第3図は本考案回路における発振回路間の同期化の態様を示す波形図、第4図は発振回路内の電圧制御の態様を示す拡大波形図である。図において、

10：フィルタ回路、20、30：発振回路、21、31：開閉回路要素としてのトランジスタ、28、38：制御回路、28a、38a：実際値と基準との比較回路としての演算増幅器、40：同期化回路、CS：トランジスタに対する切換指令信号、e、e2、e3：電圧の基準値、eu、e2u、e3u：基準値の上限、e1、e21、e31：基準値の下限、SS：同期化信号、T2n、T3n：オン期間、T2f、T3f：オフ期間、Ta、Tb：発振回路の動作周期、V2、V3：出力電圧、v、v2、v3：電圧の実際値、である。

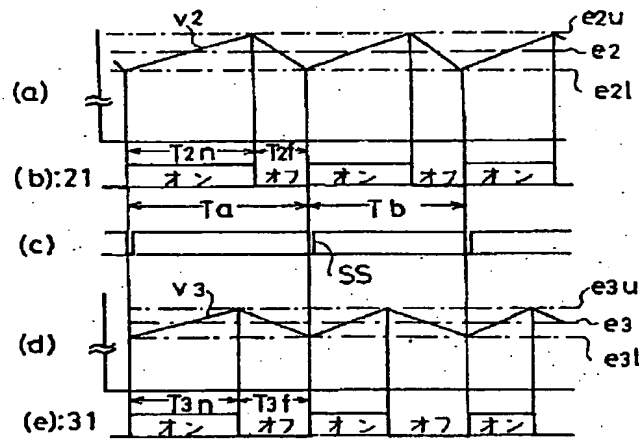
第1図



第2図



第3図



第4図

